

Tema 1

Informática Básica y Hardware

OposicionTAI.com

Índice

Introducción	4
Representación de la Información	5
Sistemas numéricos del sistema	5
Múltiplos de almacenamiento técnico	6
Sistemas de Información: Conceptos Fundamentales	6
Características y funciones esenciales de un SI eficaz	7
Niveles de la estructura de un sistema de información (Dimensión Vertical)	7
Clasificaciones de la Información	8
Por su calidad o fiabilidad (Características de la información)	8
Según su posición con el usuario (Dimensión Horizontal)	8
Por formato o tipo de dato	8
Por disponibilidad o nivel de acceso	8
Por frecuencia de uso y actualización	8
Tipos de Tiempos y Latencias en Arquitectura	9
Clasificación de Ordenadores por Tamaño y Potencia	10
Generaciones de los Ordenadores	10
Arquitectura de Ordenadores	11
Arquitectura Von Neumann	11
Arquitectura Harvard	11
Taxonomía / Clasificación de Flynn	11
Componentes de los Equipos Microinformáticos	12
Unidad Central de Procesamiento (CPU) / Microprocesador	12
Componentes internos esenciales de la CPU:	12
Factores de medición del rendimiento de la CPU:	12
Arquitecturas Principales de CPU: CISC frente a RISC	13
Paradigmas avanzados de procesamiento:	14
Ciclo de Instrucción y Segmentación (Pipelining)	15
Elementos del registro implicados en el ciclo:	15
El ciclo de operación y su formulación matemática:	16
Evolución Histórica de Procesadores Intel	17
Nomenclatura Estructurada de Procesadores (Caso de Uso: Intel)	17
Gestión y Componentes de Memoria	19
Unidad de Gestión de Memoria (MMU - Memory Management Unit)	19
Unidad de Memoria Básica	19
Clasificación General de las Memorias	19
Memorias Volátiles	19
Memorias No Volátiles	19
Memoria de Acceso Aleatorio (RAM)	20
Características clave de la RAM:	20
Subtipos Tecnológicos de RAM:	20
Evolución de las Generaciones DDR (Double Data Rate)	20

Formatos Físicos de Módulos RAM:	21
Memorias No Volátiles de Almacenamiento	21
Almacenamiento Secundario Masivo: HDD frente a SSD	21
Otras Variaciones de Almacenamiento No Volátil:	21
Memorias de Solo Lectura: ROM (Read Only Memory)	22
Evolución Tecnológica de las Variantes ROM	22
Subtipos Esenciales de Memoria Flash ROM actual:	22
Jerarquía de Memoria	23
Direccionamiento de Memoria	24
Modos de Direccionamiento de Examen	24
Buses del Sistema	25
Placa Base (Motherboard)	26
Elementos clave integrados en la PCB:	26
Tarjetas de Expansión	27
Fuente de Alimentación (PSU - Power Supply Unit)	27
Especificaciones Técnicas y de Seguridad:	27
Periféricos de Entrada / Salida	27
Sistemas de Numeración y Algoritmos de Conversión	29
1. Conversión de Decimal (Base 10) a cualquier Base (B)	29
2. Conversión a Decimal: Teorema Fundamental de la Numeración (TFN)	30
3. Conversiones Directas por Agrupación Binaria (Octal y Hexadecimal)	30
4. Tabla Homologada de Conversión Rápida	31

Introducción

El término **informática** proviene de la contracción de las palabras francesas *information* y *automatique*, apareciendo en Francia en **1962** para describir el tratamiento automático de la información. Según la *Real Academia Española (RAE)*, es el conjunto de conocimientos científicos y técnicas que permiten el procesamiento automático de la información mediante computadoras.

La informática abarca varias áreas clave:

- **Desarrollo de nuevas máquinas:** Ordenadores y periféricos que amplían capacidades de entrada, salida o almacenamiento.
- **Diseño y evolución de sistemas operativos (SO):** Gestionan el hardware y ofrecen una interfaz al usuario.
- **Creación de aplicaciones o software:** Programas diseñados para resolver tareas, automatizar procesos o dar servicios digitales.

Un **sistema informático** es el conjunto de equipos y personal que realizan operaciones sobre datos, organizadas estrictamente en las siguientes fases:

1. **Entrada:** Captura de datos brutos.
2. **Proceso:** Transformación, cálculo o manipulación de los datos.
3. **Almacenamiento:** Conservación de la información de forma temporal o permanente.
4. **Salida:** Presentación de los resultados obtenidos.
5. **Control:** Supervisión del flujo para garantizar la coherencia y eficiencia de todo el sistema.

Todo sistema informático está compuesto por tres bloques fundamentales:

- **Hardware (Parte física):** Componentes tangibles, desde el procesador hasta los dispositivos de almacenamiento o interacción. Se subdivide en:

- Unidad Central de Proceso (CPU).
- Memoria auxiliar.
- Periféricos.

- **Software (Parte lógica):** Formada por:

- **Sistemas Operativos:** Gestionan los recursos básicos y permiten el funcionamiento del hardware.

- **Aplicaciones:** Programas que realizan tareas específicas para el usuario.

- **Parte humana (Humanware):**

- **Personal informático:** Profesionales que controlan y manejan las máquinas. Se dividen en áreas de *Dirección*, *Análisis y Programación*, y *Explotación* (Ej. jefes de área, analistas, programadores, operadores, grabadores de datos).

- **Usuarios:** Personas que utilizan el sistema para tareas concretas, sin necesidad de conocer los detalles técnicos internos.

Representación de la Información

La parte humana se comunica con la parte física a través de la parte lógica, la cual actúa como intermediaria indispensable entre el usuario y el hardware. Esto es estrictamente necesario debido a que las máquinas utilizan un lenguaje completamente distinto al humano:

- Las **personas** emplean el lenguaje natural y el **sistema decimal (0-9)**.
- Los **ordenadores** operan exclusivamente con **lenguaje binario** (0 y 1, representados físicamente por voltajes como 0 a 0.99V para el estado Falso/Apagado y 5V para el estado Verdadero/Encendido).

El software traduce las órdenes del usuario a instrucciones codificadas que el procesador puede interpretar, permitiendo realizar tareas complejas mediante interfaces accesibles y ocultando por completo los detalles técnicos.

En la informática actual se emplean distintos sistemas numéricos según el caso de uso:

Sistemas numéricos del sistema

Sistema	Base	Dígitos / Símbolos	Uso principal en Sistemas
Decimal	10	0-9	Conteo y cálculos humanos en la vida diaria.
Binario	2	0, 1	Lenguaje nativo de ordenadores (conmutación encendido/apagado).
Octal	8	0-7	Gestión de permisos en UNIX . Simplifica binario (agrupación de 3 bits).
Hexadecimal	16	0-9, A-F	Direcciones de memoria y colores. Simplifica binario (agrupación de 4 bits).
Base 64	64	A-Z, a-z, 0-9, +, /	Codificar archivos binarios como texto. Muy usada en seguridad y correo .

El ordenador trabaja internamente con **bits** (unidad mínima de información, 0 o 1). Un conjunto de **8 bits** forman un **byte**, usado habitualmente para representar un único carácter.

Regla de nomenclatura: Los múltiplos de bits se escriben exactamente igual que los de bytes pero utilizando la **b minúscula** (Ej: Kilobit = **kb** o **kbit**, mientras que Kilobyte = **KB**).

Múltiplos de almacenamiento técnico

Sistema Decimal	Equivale analíticamente a...	Sistema Binario	Equivale analíticamente a...
1 Kilobyte (KB)	1.000 bytes (10^3)	1 Kibibyte (KiB)	1.024 bytes (2^{10})
1 Megabyte (MB)	1.000 KB (10^6)	1 Mebibyte (MiB)	1.024 KiB (2^{20})
1 Gigabyte (GB)	1.000 MB (10^9)	1 Gibibyte (GiB)	1.024 MiB (2^{30})
1 Terabyte (TB)	1.000 GB (10^{12})	1 Tebibyte (TiB)	1.024 GiB (2^{40})
1 Petabyte (PB)	1.000 TB (10^{15})	1 Pebibyte (PiB)	1.024 TiB (2^{50})
1 Exabyte (EB)	1.000 PB (10^{18})	1 Exbibyte (EiB)	1.024 PiB (2^{60})
1 Zettabyte (ZB)	1.000 EB (10^{21})	1 Zebibyte (ZiB)	1.024 EiB (2^{70})
1 Yottabyte (YB)	1.000 ZB (10^{24})	1 Yobibyte (YiB)	1.024 ZiB (2^{80})
1 Ronnabyte (RB)	1.000 YB (10^{27})	1 Ronnabyte (RiB)	1.024 YiB (2^{90})
1 Quettabyte (QB)	1.000 RZB (10^{30})	1 Quettabyte (QiB)	1.024 RiB (2^{100})

Sistemas de Información: Conceptos Fundamentales

Un **sistema de información (SI)** es un conjunto organizado de elementos (aplicaciones, máquinas, procedimientos y personal) que permiten administrar, recolectar, recuperar, procesar, almacenar y distribuir información relevante para las operaciones de una organización.

En este ámbito, es vital diferenciar dos conceptos que suelen confundirse en los exámenes:

- **Datos:** Elementos primos tratados por el ordenador (cantidades, caracteres, valores brutos o símbolos) sobre los que se realizan operaciones lógicas. Se clasifican en:
 - **De entrada** (capturados directamente por el sistema) o **De salida** (presentados finalmente al usuario).
 - **Intermedios:** Resultados provisionales de operaciones internas.
 - **Fijos (constantes) o Variables.**
 - *Clave Oposición:* Por sí solos **no aportan ningún significado** hasta que son interpretados, procesados o estructurados.
 - **Información:** Es el resultado directo de procesar, organizar, filtrar o relacionar los datos brutos para que adquieran un significado concreto y puedan ser interpretados por los humanos. *Toda información resultante del procesamiento de los datos es información útil para el receptor de la misma.*
 - **Procedimientos:** Conjunto de protocolos, normas, políticas y métodos diseñados para conseguir la máxima disponibilidad y eficiencia de los sistemas, cumpliendo estrictamente con los requerimientos de seguridad impuestos.

Características y funciones esenciales de un SI eficaz

Para que un sistema de información sea calificado como eficaz, debe cumplir con las siguientes propiedades técnicas:

- **Disponibilidad:** Garantía de acceso a la información en todo momento (implementado mediante tecnologías como **RAIDs, backups y réplicas**).
- **Accesibilidad:** Datos y servicios totalmente disponibles para usuarios autorizados desde distintos entornos y dispositivos, garantizando interfaces claras.
- **Selección de la información adecuada:** Capacidad de filtrar y mostrar únicamente lo relevante para evitar la saturación de datos (infoxicación) y optimizar la toma de decisiones.
- **Adaptación y personalización:** Presentar los datos de forma moldeada según el perfil del usuario o el contexto (vistas configurables, roles específicos y entornos a medida).
- **Eficiencia:** Uso óptimo de los recursos de hardware (procesador, memoria, almacenamiento, red) y software, minimizando tiempos de respuesta y reduciendo la redundancia dañina.
- **Escalabilidad y flexibilidad:** Capacidad de absorber el crecimiento del sistema (más usuarios, más dispositivos, más datos) sin sufrir degradación de rendimiento. Puede ser **escalabilidad vertical** (escalar el hardware de la máquina) o **horizontal** (añadir más nodos/máquinas a la infraestructura).
- **Fiabilidad:** Funcionamiento sostenido en el tiempo y libre de errores, garantizando resultados precisos y la consistencia matemática de los datos (manejo robusto de fallos).
- **Exactitud:** Datos correctos y coherentes con el mundo real, aplicando validaciones estrictas en la entrada, controles de integridad referencial y principios fundamentales como **ACID** en bases de datos.
- **Seguridad:** Protección multidimensional de la información basada en la triada Confidencialidad, Integridad y Disponibilidad junto con el control de accesos y la autenticación.

Niveles de la estructura de un sistema de información (Dimensión Vertical)

La organización de un SI se distribuye de forma piramidal según el perfil que consume la información:

1. Nivel Estratégico:

- **Destinatarios:** Alta dirección de la organización.
- **Objetivo:** Ayudar a tomar decisiones críticas a largo plazo y evaluar tendencias globales.
- **Ejemplos TIC:** Sistemas de Apoyo a la Dirección (**DSS**), herramientas de *Business Intelligence*.

2. Nivel Táctico:

- **Destinatarios:** Mandos intermedios y gerencia de departamento.
- **Objetivo:** Controlar, gestionar recursos y supervisar procesos a mediano plazo.
- **Ejemplos TIC:** Sistemas de Información para la Gestión (**MIS**).

3. Nivel Operativo:

- **Destinatarios:** Personal de primera línea y técnicos de explotación.
- **Objetivo:** Supervisar y ejecutar los procesos diarios y las transacciones sistemáticas.
- **Ejemplos TIC:** Sistemas de Procesamiento de Transacciones (**TPS**) como control automatizado de inventarios, terminales de venta (TPV) o gestión de nóminas.

Clasificaciones de la Información

Por su calidad o fiabilidad (Características de la información)

- **Verificable:** Es posible comprobar su exactitud y consistencia. Todos los usuarios pueden llegar a una misma decisión tras leerla de forma independiente.
- **Precisa:** Datos exactos, refinados y estrictamente libres de errores.
- **Relevante:** Útil, sustancial y directamente aplicable para la toma de decisiones organizacionales.
- **Completa:** Contiene de forma explícita todo lo necesario para su interpretación sin omisiones.
- **Oportuna:** Se genera y comunica estrictamente a tiempo para que mantenga su valor y utilidad.
- **Comprensible:** Clara, estructurada y de fácil asimilación para los destinatarios.

Según su posición con el usuario (Dimensión Horizontal)

- **Operacional:** Información de primera línea indispensable para la ejecución de las operaciones diarias de la organización.
- **Táctica:** Información procesada y estructurada para la toma de decisiones y supervisión a mediano plazo por mandos intermedios.
- **Estratégica:** Información global y de síntesis utilizada por la alta dirección para la planificación y decisiones a largo plazo.

Por formato o tipo de dato

- **Numérica:** Compuesta exclusivamente por cifras, estadísticas y valores de medida.
- **Alfanumérica:** Textos estructurados, cadenas de caracteres, códigos analíticos e identificadores del sistema.
- **Multimedia:** Contenido digital enriquecido que integra imágenes estáticas, flujos de audio y secuencias de vídeo.
- **Documental:** Estructurada en forma de informes corporativos, registros históricos oficiales o tablas de bases de datos.

Por disponibilidad o nivel de acceso

- **Pública:** Datos de libre acceso, consultables por cualquier usuario externo o interno.
- **Interna:** Uso restringido exclusivamente a los miembros de la organización.
- **Confidencial:** Acceso altamente protegido y limitado por privilegios a ciertos niveles autorizados de la jerarquía.

Por frecuencia de uso y actualización

- **Periódica:** Información sistemática que se actualiza y genera a intervalos de tiempo regulares.
- **Eventual:** Información circunstancial que se produce única y exclusivamente ante situaciones o eventos concretos.
- **Histórica:** Información acumulada y securizada en almacenamiento de larga duración para auditorías o consultas futuras.

Tipos de Tiempos y Latencias en Arquitectura

Tipo de Tiempo	Definición Técnica Básica	Componentes Im- plicados
Tiempo de acceso	Periodo total desde que la CPU solicita un dato a la memoria hasta que este comienza a recibirse en los registros.	RAM, Caché, SSD, HDD
Tiempo de acceso aleatorio	Tiempo requerido para acceder a datos ubicados en posiciones de memoria físicas no contiguas del soporte.	SSD, HDD
Tiempo de ciclo	Intervalo de tiempo mínimo e indispensable que debe transcurrir entre dos accesos sucesivos a la memoria.	Memoria RAM
Latencia	Retardo inicial o penalización temporal antes de que el dispositivo comience la transferencia efectiva del primer dato.	RAM, Redes, Discos
Tiempo de búsqueda	Tiempo invertido por el mecanismo mecánico en posicionar el cabezal de lectura/escritura sobre la pista correcta.	Mecánicos (HDD)
Tiempo de transferencia	Velocidad neta a la que se transmiten los datos una vez iniciada la fase de lectura o escritura propiamente dicha.	RAM, SSD, HDD
Tiempo de espera (Wait State)	Ciclos de reloj muertos o perdidos por la CPU mientras aguarda la respuesta de periféricos más lentos.	Interfaz CPU Memo- ria

¿PODRÁ EXPLICAR ESTO EN 3 MINUTOS?

TIEMPOS IMPORTANTES EN MEMORIA Y ALMACENAMIENTO 3 MINUTOS

	TIEMPO DE ACCESO	Periodo total desde que la CPU solicita un dato a la memoria hasta que este comienza a recibirse en los registros.	RAM, CACHÉ, SSD, HDD
	TIEMPO DE ACCESO ALEATORIO	Tiempo requerido para acceder a datos ubicados en posiciones de memoria físicas no contiguas del soporte.	SSD, HDD
	TIEMPO DE CICLO	Intervalo de tiempo mínimo e indispensable que debe transcurrir entre dos accesos sucesivos a la memoria.	MEMORIA RAM
	LATENCIA	Retardo inicial o penalización temporal antes de que el dispositivo comience la transferencia efectiva del primer dato.	RAM, REDES, DISCOS
	TIEMPO DE BÚSQUEDA	Tiempo invertido por el mecanismo mecánico en posicionar el cabezal de lectura/escritura sobre la pista correcta.	MECÁNICOS (HDD)
	TIEMPO DE TRANSFERENCIA	Velocidad neta a la que se transmiten los datos una vez iniciada la fase de lectura o escritura propiamente dicha.	RAM, SSD, HDD
	TIEMPO DE ESPERA (WAIT STATE)	Ciclos de reloj muertos o perdidos por la CPU mientras aguarda la respuesta de memorias o periféricos más lentos.	INTERFAZ CPU-MEMORIA

1. CPU SOLICITA UN DATO → 2. LATENCIA (ARRANQUE) → 3. BÚSQUEDA (HDD) → 4. TRANSFERENCIA (ENVÍO DE DATOS) → 5. DATO EN REGISTROS

EN RESUMEN

El tiempo de acceso = Latencia + Búsqueda + Transferencia (+ Espera si aplica)

Clasificación de Ordenadores por Tamaño y Potencia

1. **Superordenadores (Supercomputers):** Máquinas de computación de alto rendimiento (HPC), extremadamente potentes, diseñadas para cálculos científicos masivos y simulación compleja.
2. **Mainframes:** Sistemas de gran escala muy potentes y estables. Destacan por gestionar grandes redes de comunicación con miles de usuarios simultáneos. Muy implantados en banca comercial, seguros y aerolíneas.
3. **Minicomputadores:** (Bajo desuso técnico actual). Equipos de tamaño y potencia intermedia entre los mainframes y los microordenadores, orientados históricamente a medianas empresas o entornos de control industrial distribuidos.
4. **Microordenadores:** Los sistemas más comunes orientados al usuario habitual. Integran ordenadores de sobremesa (PCs), estaciones de trabajo (Workstations), portátiles y tablets de alta capacidad de cómputos.
5. **Nanocomputadores / Sistemas Embebidos:** Equipos de dimensiones mínimas, hardware dedicado e integrados directamente dentro de aparatos electrónicos específicos (relojes inteligentes, electrodomésticos, sensores IoT).

Generaciones de los Ordenadores

Generación Época	Tecnología Base	Soporte Almacenamiento	Lenguajes y Características
1ª Gen (1940-1956)	Válvulas de vacío	Tarjetas perforadas, cintas magnéticas primitivas.	Lenguaje Máquina nativo. Equipos masivos, coste extremo, disipación de calor crítica y muy lentos.
2ª Gen (1956-1963)	Transistores	Cintas y primeros discos magnéticos.	Lenguaje Ensamblador e inicios de alto nivel (COBOL, FORTRAN). Reducción de volumen y mejora en fiabilidad.
3ª Gen (1964-1971)	Circuitos Integrados y semiconductores	Discos duros magnéticos y memoria principal optimizada.	Lenguajes de alto nivel estructurados. Mayor densidad de componentes por encapsulado.
4ª Gen (1971-1980s)	Microprocesadores (LSI)	Discos duros rápidos y memorias RAM dinámicas.	CPU en un único chip de silicio. Eclósión del microordenador personal, bajo coste y alta miniaturización.
5ª Gen (1980s-Act.)	VLSI, Multiprocesadores e IA	Almacenamiento masivo, óptico y de estado sólido.	Computación paralela real, sistemas distribuidos de red, integración multimedia avanzada y velocidad extrema.

Arquitectura de Ordenadores

La arquitectura define la estructura conceptual de un ordenador, detallando la organización, interconexión y lógica operacional de sus componentes hardware.

Arquitectura Von Neumann Es el diseño estándar predominante en sistemas informáticos generales. Se caracteriza fundamentalmente por:

- **Compartición de Memoria:** La memoria principal es estrictamente **unidimensional**. Almacena de forma unificada tanto las instrucciones del programa como los datos que se procesan.

- **Cuello de botella de Von Neumann:** Al compartir los mismos buses de datos y direcciones para instrucciones y datos, el procesador no puede acceder a ambos simultáneamente, limitando la velocidad del sistema.

- **Ejecución Secuencial:** Las instrucciones se extraen y ejecutan en orden estrictamente sucesivo, una detrás de otra, controladas por los ciclos del reloj del sistema.

- **Componentes:** CPU (formada por registros, ALU y Unidad de Control), Memoria Principal y Sistemas de Entrada/Salida (periféricos de enlace).

Arquitectura Harvard Se caracteriza estrictamente por disponer de **bloques de memoria físicamente separados** para las instrucciones y para los datos, contando cada bloque con su propio conjunto de buses dedicados.

- **Acceso Simultáneo:** Permite al procesador leer una instrucción y realizar una operación de lectura/escritura de datos en el mismo ciclo de reloj.

- **Aplicación Común:** Muy utilizada en procesadores de señal digital (DSP), microcontroladores de sistemas embebidos y arquitecturas especializadas donde el rendimiento paralelo sea crítico.

Taxonomía / Clasificación de Flynn

Clasifica las arquitecturas según el número de flujos simultáneos de instrucciones y datos:

- **SISD (Single Instruction, Single Data):** Un único flujo de instrucciones procesa secuencialmente un único flujo de datos. Representa el modelo Von Neumann clásico y estándar de los primeros PCs.

- **SIMD (Single Instruction, Multiple Data):** Una única instrucción de máquina se aplica de forma simultánea sobre múltiples flujos de datos independientes. Arquitectura masivamente paralela explotada en procesamiento gráfico (GPUs) y computación científica.

- **MISD (Multiple Instruction, Single Data):** Estructura inusual y teórica. Múltiples instrucciones operan de manera simultánea sobre un único flujo de datos común. Aplicada de forma marginal en sistemas redundantes de tolerancia a fallos críticos.

- **MIMD (Multiple Instruction, Multiple Data):** Varios procesadores autónomos ejecutan de manera simultánea flujos de instrucciones diferentes sobre flujos de datos distintos. Es el estándar de los supercomputadores y de los procesadores multinúcleo modernos.

Componentes de los Equipos Microinformáticos

Unidad Central de Procesamiento (CPU) / Microprocesador

Es el circuito integrado principal del ordenador encargado de interpretar, coordinar y ejecutar las instrucciones binarias de los programas de software.

Componentes internos esenciales de la CPU:

- **Unidad Aritmético-Lógica (ALU):** Bloque operacional encargado de ejecutar las operaciones matemáticas básicas (sumas, restas, multiplicaciones) y lógicas booleanas (comparaciones AND, OR, XOR, NOT).
- **Unidad de Control (UC):** El cerebro organizativo. Se encarga de coordinar, dirigir y gobernar el flujo de datos tanto internos de la CPU como externos hacia la memoria y periféricos, garantizando la ejecución secuencial ordenada de las instrucciones.
- **Registros:** Celdas de almacenamiento interno de alta velocidad y capacidad mínima dentro de la CPU. Guardan temporalmente datos, estados lógicos o direcciones de memoria en procesamiento inmediato.
- **Reloj (Clock):** Oscilador de cuarzo que genera pulsos eléctricos síncronos a intervalos constantes. Marca de forma estricta el ritmo de trabajo del procesador y su velocidad se mide en hercios (Hz).
- **Secuenciador (Generador de Señales de Control):** Sincroniza y distribuye las señales lógicas para activar cada etapa interna de la CPU en el instante matemático correcto marcado por el reloj.
- **Decodificador de Instrucciones:** Interpreta el código binario de la instrucción extraída de la memoria y activa las compuertas lógicas necesarias de la ALU o registros para ejecutar la operación.

Factores de medición del rendimiento de la CPU:

- **Frecuencia de Reloj:** Expresada habitualmente en gigahercios (GHz), indica el número de ciclos u operaciones básicas que el procesador puede procesar por segundo (Ej: 3.5 GHz equivalen a 3.500 millones de ciclos por segundo).
- **Número de Núcleos (Multi-Core):** Procesadores físicos independientes integrados en el mismo chip. Determina el número de hilos de ejecución (**threads**) nativos que se pueden computar en paralelo real.
- **Longitud de la Palabra de Datos:** Número de bits que el procesador puede manipular de forma simultánea en una sola operación interna. Define el direccionamiento y la arquitectura base del microprocesador (estándares actuales de 32 bits o 64 bits).
- **MIPS:** Acrónimo de **Millones de Instrucciones por Segundo**. Métrica clásica utilizada para evaluar la velocidad bruta de procesamiento de la máquina.



Arquitecturas Principales de CPU: CISC frente a RISC

Característica Técnica	Arquitectura CISC	Arquitectura RISC
Instrucciones	Conjunto amplio de instrucciones complejas y de longitud variable.	Conjunto reducido de instrucciones simples, fijas y optimizadas.
Ciclos de Reloj	Una instrucción requiere múltiples ciclos de reloj para completarse.	Diseñadas para ejecutarse estrictamente en un solo ciclo de reloj.
Compilación / Código	Minimiza el número de instrucciones generadas por el compilador.	Requiere más líneas de código, pero se ejecutan a velocidad extrema.
Registros e Infraestructura	Registros de uso dedicado. Mayor complejidad en el chip.	Gran cantidad de registros de propósito general. Diseño de chip simple.
Eficiencia Energética	Mayor consumo eléctrico y alta disipación térmica.	Altamente eficiente en consumo de energía. Optimización física.
Ejemplos Reales	Arquitecturas tradicionales x86, x86-64 (Intel, AMD para PCs).	Arquitectura ARM, RISC-V (Smartphones, IoT, Servidores eficientes).

- **Arquitectura ARM (Advanced RISC Machine):** Variante predominante basada en RISC. Su alta relación rendimiento/vatio la posiciona como el estándar de hardware absoluto en dispositivos móviles, tablets, IoT, y actualmente en expansión hacia servidores de centros de datos y ordenadores portátiles de consumo eficiente.

Tipo	Arquitectura	Relevancia Actual
CISC	x86-64	El estándar absoluto en PC, Laptops y Servidores (Intel/AMD).
RISC	ARM	Domina el 99% de Móviles, Tablets y los nuevos Mac (M1/M2/M3).
RISC	RISC-V	La gran promesa Open Source creciendo en IA y microchips.
RISC	MIPS	Clave en Sistemas Embebidos (routers y hardware industrial).
CISC	z/Architecture	Mueve la infraestructura crítica de los Bancos mundiales (IBM).

Paradigmas avanzados de procesamiento:

- **EPIC (Explicitly Parallel Instruction Computing):** Paradigma de procesamiento que delega la responsabilidad de paralelizar y empaquetar las instrucciones directamente en el compilador de software, aliviando la carga lógica del hardware.

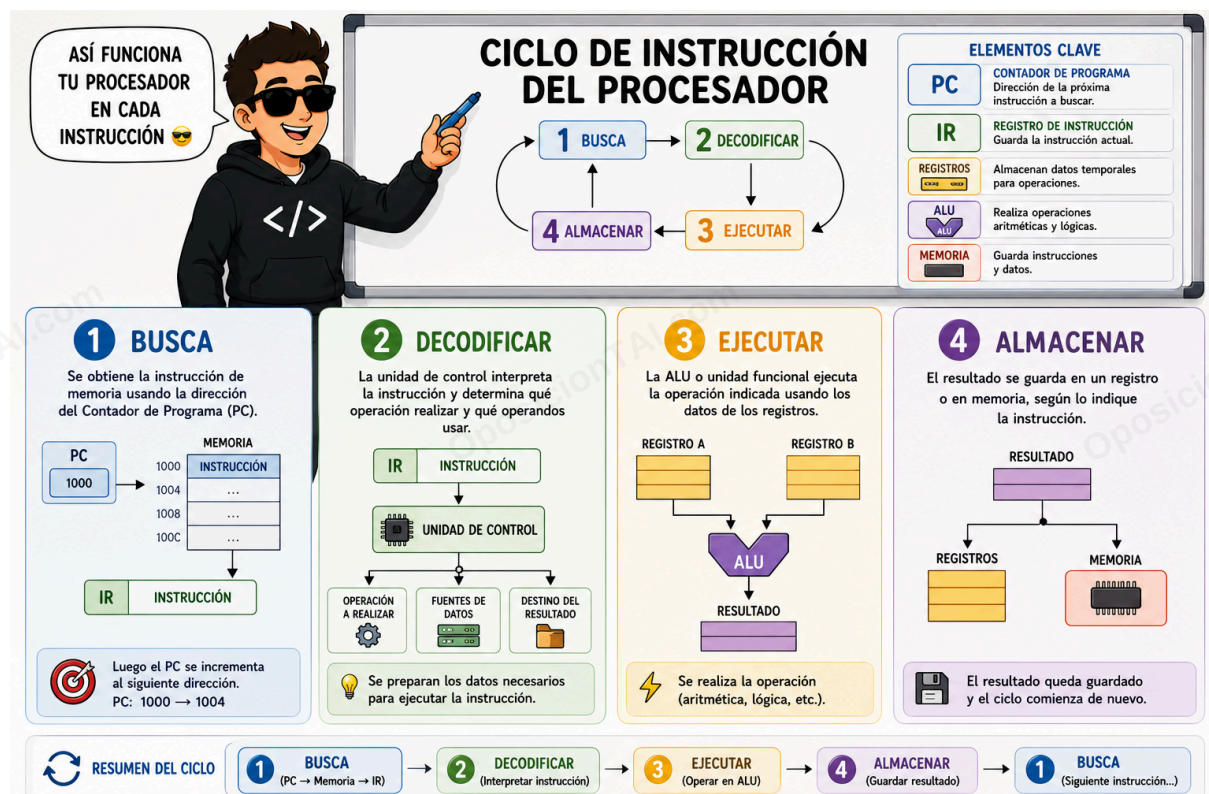
- **VLIW (Very Long Instruction Word):** Arquitectura que concatena múltiples instrucciones independientes dentro de una única «palabra» binaria de gran longitud, ejecutándolas en paralelo dentro de unidades funcionales separadas de la CPU en un solo ciclo.

- **Superscalar:** Capacidad del procesador para ejecutar de forma paralela y automática múltiples instrucciones independientes por ciclo de reloj, gracias a la incorporación de varias ALUs y unidades de control concurrentes gestionadas por hardware dinámico.

Ciclo de Instrucción y Segmentación (Pipelining)

El ciclo de instrucción es el proceso cíclico y sistemático que realiza la CPU para procesar una sola instrucción de código máquina. Consta de 4 fases secuenciales elementales:

1. **Buscar (Fetch):** La CPU recupera el código de la instrucción desde la dirección física de la memoria principal.
2. **Decodificar (Decode):** El decodificador interno desglosa la instrucción binaria para identificar la operación requerida y los operandos necesarios.
3. **Ejecutar (Execute):** La ALU u otras unidades funcionales realizan la operación lógica o aritmética correspondiente.
4. **Almacenar (Store):** Se escribe el resultado final obtenido en los registros internos correspondientes o de vuelta en la memoria principal.



Elementos del registro implicados en el ciclo:

- **Contador de Programa (PC - Program Counter / Instruction Pointer):** Registro especializado que almacena estrictamente la dirección de memoria de la instrucción en ejecución o la dirección de la siguiente instrucción a procesar. Se incrementa de forma automática, salvo en saltos de flujo condicionales, llamadas a subrutinas o interrupciones.
- **Registro de Dirección de Memoria (MAR):** Almacena la dirección física de la memoria a la que la CPU desea acceder, ya sea para realizar una lectura de instrucción o una escritura de datos.
- **Registro de Instrucción (RI):** Almacena de forma temporal la instrucción que se ha extraído de la memoria mientras esta pasa por los procesos de decodificación y ejecución interna.
- **Segmentación (Pipelining):** Técnica avanzada que permite solapar las fases del ciclo de instrucción. Permite que, mientras una instrucción se encuentra en fase de ejecución, la instrucción

inmediatamente posterior ya esté siendo decodificada, y la siguiente sea buscada en memoria. Multiplica de forma drástica el rendimiento sin alterar la velocidad del reloj.

El ciclo de operación y su formulación matemática:

Representa la unidad de tiempo mínima del procesador, equivalente al periodo de la señal del reloj.

- **Periodo (T):** Tiempo medido en segundos (o nanosegundos) que tarda en completarse un único pulso de reloj completo.

- **Frecuencia (f):** Número de pulsos o ciclos por segundo ejecutados por la señal de reloj ($f = \frac{1}{T}$).

- A mayor frecuencia, menor será el ciclo de operación física de la CPU.

- Equivalencias Técnicas de Examen:

- 200 ns = 5 MHz

- 100 ns = 10 MHz

- 500 ns = 2 MHz

Evolución Histórica de Procesadores Intel

La evolución de la arquitectura x86 de Intel marca los hitos fundamentales en la historia de la informática personal y de servidores. Comprender sus especificaciones de bus, capacidad de direccionamiento y novedades de arquitectura es esencial para los fundamentos de hardware:

Procesador	Año / Frec.	Arquitectura	Hitos y Características Técnicas
Intel 8086	1978 4.77 - 10 MHz	16 bits Bus Dir: 20 bits	Primer procesador de arquitectura x86 CISC . Direccionaba hasta 1 MB de memoria RAM. Utilizado en el primer IBM PC.
Intel 80286	1982 6 - 25 MHz	16 bits Bus Dir: 24 bits	Direccionamiento de hasta 16 MB . Introdujo el modo protegido , clave para la gestión de memoria y multitarea real. Usado en los IBM PC/AT.
Intel 80386	1985 16 - 40 MHz	32 bits reales Bus Dir: 32 bits	Primer procesador x86 de 32 bits reales (IA-32). Direccionamiento masivo de hasta 4 GB . Salto cualitativo para sistemas operativos multitarea avanzados.
Intel 80486	1989 25 - 100 MHz	32 bits Caché L1 integrada	Mayor integración en un solo chip. Variantes: • 486 DX: Incluía Coprocesador Matemático (FPU). • 486 SX: Versión económica sin FPU (o deshabilitada de fábrica).
Pentium y sucesores	1993 en adelante	32 / 64 bits	Introducción de arquitectura superescalar (ejecución de múltiples instrucciones por ciclo de reloj). Incorporación de la tecnología MMX (extensiones SIMD para gráficos 3D y multimedia).

Nomenclatura Estructurada de Procesadores (Caso de Uso: Intel)

La nomenclatura de un procesador detalla explícitamente sus prestaciones y ámbito de explotación técnico a través de su código SKU (Stock Keeping Unit).

Ejemplo de Desglose: Intel Core i7 - 13700KF			
Marca / Línea	Generación	Modelo (SKU)	Sufijo (Prestaciones)
Core i7	13 (13ª Gen)	700	KF

Estructura detallada del código:

- Marca y Línea Comercial:** Determina el segmento de rendimiento relativo dentro del catálogo (Core i3, Core i5, Core i7, Core i9 en escala creciente). *Nota de actualización:* En las familias recientes (como la arquitectura Meteor Lake en adelante) Intel prescinde de la letra «i» intermedia, pasando a llamarse **Intel Core** e **Intel Core Ultra**.

2. **Dígito indicador de Generación:** Los primeros dígitos del bloque numérico identifican la generación exacta de la microarquitectura (en el ejemplo, 13 corresponde a la 13ª Generación - *Raptor Lake*).
3. **Identificador del Modelo (SKU):** Los tres dígitos numéricos restantes determinan variaciones específicas de rendimiento, memoria caché y frecuencias base/turbo dentro de la misma familia (en el ejemplo, 700).
4. **Sufijos Alfabéticos de Prestaciones:** Indican características físicas de fabricación, perfil térmico o capacidades especiales del silicio:

Sobremesa (Desktop)

- **K:** Multiplicador desbloqueado; permite *overclocking* controlado.
- **F:** Carece de GPU integrada (**iGPU**); exige tarjeta gráfica dedicada.
- **KF:** Combinación de K y F (desbloqueado y sin iGPU).
- **T:** Bajo consumo térmico (**Power-optimized**), orientado a mini-PCs o entornos con limitaciones de refrigeración.

Portátiles y Estaciones Móviles

- **HX:** Rendimiento máximo absoluto; derivado de chips de sobremesa.
- **H:** Alto rendimiento gráfico y computacional para portátiles.
- **P:** Equilibrio entre potencia y delgadez (equipos ligeros de rendimiento).
- **U:** Ultra-bajo consumo; prioriza la máxima autonomía de batería.
- **V:** Arquitectura **Ultra** de alta eficiencia energética por vatio.

Gestión y Componentes de Memoria

Unidad de Gestión de Memoria (MMU - Memory Management Unit) La MMU es un componente de hardware esencial integrado que traduce las direcciones virtuales generadas por la CPU en direcciones físicas reales dentro de la memoria principal (RAM).

Objetivos y Funcionalidades de la MMU:

- **Abstracción de Espacio:** Permite ejecutar programas como si tuvieran acceso exclusivo a todo el mapa de memoria del sistema, aislando los procesos.
- **Mecanismos Lógicos:** Implementa de forma nativa las técnicas avanzadas de **paginación** y **segmentación**.
- **Seguridad Avanzada:** Controla de forma estricta el acceso a las celdas de memoria para evitar colisiones entre procesos o accesos no autorizados (protección de memoria).
- **Memoria Virtual:** Facilita la extensión y el uso eficiente del mapa de memoria mapeando bloques lógicos hacia el almacenamiento secundario.

Unidad de Memoria Básica Se define conceptualmente como una serie ordenada de celdas lógicas de almacenamiento numeradas de forma unívoca, donde cada una de ellas representa la unidad mínima de información (**bit**). El volumen total de celdas y la tecnología física empleada varía según el dispositivo: desde orientaciones de dominios magnéticos hasta complejos circuitos semiconductores con millones de transistores y condensadores.

Clasificación General de las Memorias

Memorias Volátiles Sistemas de almacenamiento temporal cuyos componentes físicos requieren un flujo eléctrico constante para mantener su estado lógico. La pérdida total de energía provoca la destrucción inmediata de la información almacenada.

- **Memoria RAM (Random Access Memory):** Memoria volátil de trabajo del ordenador. Almacena de forma dinámica los datos, estructuras lógicas e instrucciones de los programas en ejecución para el procesador.

Memorias No Volátiles Sistemas de almacenamiento donde la información persiste de manera indefinida en el soporte físico, incluso ante la ausencia total de suministro eléctrico.

- **Ejemplos Técnicos:** Discos duros mecánicos (HDD), unidades de estado sólido (SSD), memorias Flash y chips ROM.

Memoria de Acceso Aleatorio (RAM)

La RAM es el soporte temporal de alta velocidad indispensable que utiliza el procesador para intercambiar datos e instrucciones en tiempo real. Su denominación de **Acceso Aleatorio** deriva de su capacidad matemática para acceder a cualquier posición física o dirección de memoria con el mismo tiempo de respuesta y velocidad exacta, de forma independiente a su ubicación física o a la secuencia de lectura previa.

Características clave de la RAM:

- **Velocidad:** Acceso casi instantáneo a cualquier posición de memoria por parte de la CPU.
- **Volatilidad:** Pérdida absoluta de datos ante el apagado del sistema.
- **Capacidad:** Define el volumen de datos simultáneos que el sistema puede mantener activos. Si la RAM se satura, el Sistema Operativo recurre al mecanismo de **memoria virtual** (utilizando archivos de paginación o intercambio en el disco duro o SSD), lo cual penaliza drásticamente el rendimiento global debido a la diferencia de velocidades.
- **Latencia:** Retardo medido en ciclos de reloj desde que la CPU solicita un dato a la controladora de memoria hasta que este se posiciona de forma efectiva en el bus.

Subtipos Tecnológicos de RAM:

- **RAM Dinámica (DRAM):** Almacena cada bit en un único bit compuesto por un transistor y un condensador. Dado que los condensadores se descargan de forma natural, requiere un ciclo de **refresco periódico** constante para mantener la integridad de los datos. Es más económica de fabricar, posee mayor densidad y es el estándar de la memoria principal (DDR).
- **RAM Estática (SRAM):** Almacena la información mediante circuitos biestables (**flip-flops**). No requiere ciclos de refresco mientras reciba energía eléctrica. Es masivamente más rápida y costosa por bit que la DRAM, empleándose exclusivamente en las memorias **Caché de la CPU** (L1, L2, L3).

Evolución de las Generaciones DDR (Double Data Rate)

Generación Estándar	Tasa de Transferencia de Datos Máxima (MT/s)
DDR (DDR1)	200 – 400 MT/s
DDR2	400 – 1.066 MT/s
DDR3	800 – 2.133 MT/s
DDR4	1.600 – 3.200 MT/s
DDR5	4.800 – 8.400 MT/s (y en escala ascendente)

Diferenciación de Métricas de Examen (MT/s frente a MHz):

- **MT/s (Megatransferencias por segundo):** Mide el número neto de operaciones efectivas de transferencia de datos que ejecuta la interfaz en un segundo.
- **MHz (Megahercios):** Mide la frecuencia física del ciclo de reloj del sistema.
- Las memorias **DDR** duplican el rendimiento de transferencia aprovechando tanto el **flanco de subida** como el **flanco de bajada** de la señal de un único ciclo de reloj. Así, una memoria que funcione a una frecuencia real de reloj de 200 MHz generará un rendimiento efectivo de 400 MT/s.

Formatos Físicos de Módulos RAM:

- **DIMM (Dual In-line Memory Module):** Módulos de memoria de tamaño estándar con contactos independientes en ambas caras, utilizados en placas base de ordenadores de sobremesa y servidores.
- **SO-DIMM (Small Outline DIMM):** Módulo miniaturizado y compacto, diseñado específicamente para ordenadores portátiles, equipos All-in-One y placas base embebidas de factor de forma reducido.

Memorias No Volátiles de Almacenamiento

Almacenamiento Secundario Masivo: HDD frente a SSD

Tecnología	Unidades de Disco Duro (HDD)	Unidades de Estado Sólido (SSD)
Base Física	Platos mecánicos magnéticos giratorios y cabezales móviles de lectura.	Bloques de memoria de semiconductores Flash NAND sin partes móviles.
Ventajas	Gran capacidad de almacenamiento masivo y un coste muy reducido por Gigabyte.	Altas velocidades de lectura/escritura, silenciosos, bajo consumo y gran resistencia a impactos.
Desventajas	Bajas tasas de transferencia, latencias mecánicas altas, sensibles a impactos y mayor consumo.	Coste por Gigabyte superior en comparación con el almacenamiento magnético tradicional.
Casos de Uso	Almacenamiento masivo de datos fríos, copias de seguridad estáticas y servidores de backup.	Alojamiento del Sistema Operativo, software de alto rendimiento, juegos y computación en tiempo real.

Otras Variaciones de Almacenamiento No Volátil:

- **Memorias USB / Tarjetas SD (microSD):** Dispositivos de almacenamiento portátiles de conexión directa basados internamente en variaciones de tecnología flash de densidad variable.
- **SSHD (Discos Híbridos):** Unidades magnéticas mecánicas convencionales (HDD) que integran una pequeña porción de memoria flash rápida para actuar como memoria caché automática de los archivos más solicitados.
- **NVMe (Non-Volatile Memory Express):** Protocolo de transporte optimizado para SSDs que se conecta directamente a través de las líneas del bus **PCI Express (PCIe)** de la placa base, eliminando los cuellos de botella del antiguo estándar SATA y multiplicando las tasas de transferencia.

Memorias de Solo Lectura: ROM (Read Only Memory)

La ROM es una memoria no volátil cuyos circuitos están diseñados de fábrica de manera prioritaria para la lectura segura de datos, imposibilitando o limitando estrictamente su reescritura en caliente por parte de la CPU. Su propósito histórico es almacenar el **firmware básico del sistema** (programas elementales como la **BIOS / UEFI**) esenciales para testear el hardware en el arranque (**POST**) y enlazar la carga del Sistema Operativo.

Evolución Tecnológica de las Variantes ROM

Tipo de ROM	Método de Borrado	Características Técnicas Fundamentales
ROM de Máscara	Imposible de borrar / alterar.	Programada físicamente en la fase de fabricación del chip de silicio mediante máscaras. Inalterable.
PROM	Imposible de borrar tras su escritura.	Se suministra vacía. El usuario o integrador «quema» físicamente fusibles internos una única vez con un programador especial.
EPROM	Mediante exposición a Luz Ultravioleta (UV).	Reprogramable. Requiere la extracción física del chip y su exposición a luz UV a través de una característica ventana de cuarzo transparente.
EEPROM	Mediante impulsos eléctricos selectivos.	Permite el borrado y reescritura de forma eléctrica byte a byte, directamente en el circuito impreso sin necesidad de desinstalación física.
Flash ROM	Eléctrico por bloques de datos.	Evolución avanzada de la EEPROM. Realiza las operaciones de borrado por bloques completos de memoria en lugar de byte a byte, aumentando la velocidad.

Subtipos Esenciales de Memoria Flash ROM actual:

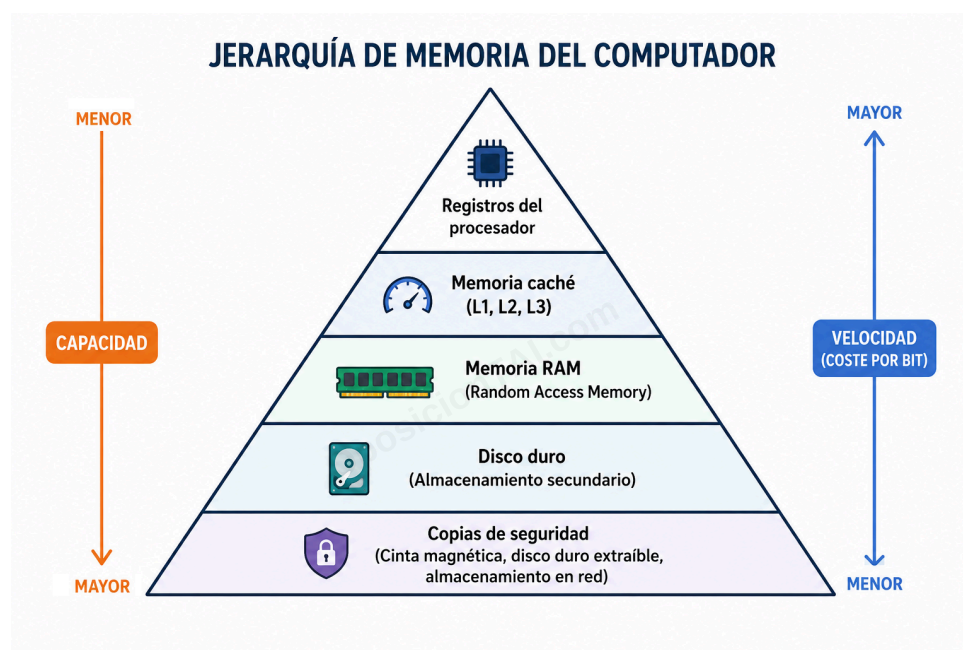
- **NOR Flash:** Arquitectura interna que permite un acceso aleatorio real y directo a cualquier dirección de memoria byte a byte, comportándose como una RAM para la CPU. Es idónea para almacenar y ejecutar el **firmware directo** de placas base, routers y microcontroladores.

- **NAND Flash:** Arquitectura optimizada para densidad masiva. Los accesos de lectura y escritura se deben realizar estrictamente de forma organizada por **páginas y bloques**. Es mucho más económica de producir y compone el motor de los **SSDs, tarjetas SD y memorias de almacenamiento masivo**.

Jerarquía de Memoria

Para mitigar la brecha de rendimiento entre la velocidad de procesamiento de la CPU y la velocidad de acceso de los dispositivos de almacenamiento masivo, los sistemas estructuran su memoria en una pirámide jerárquica basada en el equilibrio de tres variables: **Velocidad, Coste y Capacidad**.

Nivel Jerárquico	Velocidad	Capacidad	Función Técnica e Integración
1. Registros	Máxima (1-2 ciclos CPU)	Mínima (Bytes)	Integrados en el núcleo del procesador. Almacenamiento inmediato de operandos (Ej. Contador de Programa).
2. Memoria Caché	Ultra-rápida (Pocos ciclos)	Reducida (Megabytes)	SRAM intermedia. Niveles L1 (interna del núcleo), L2 (por núcleo), y L3 / L4 (compartida en el encapsulado).
3. Memoria Principal	Rápida / Estándar	Media (Gigabytes)	DRAM (Módulos DDR). Aloja los programas, código binario y estructuras en ejecución activa por el sistema.
4. Almacenamiento 2º	Media / Baja	Alta (Terabytes)	Unidades persistentes locales (SSDs, NVMe, HDDs). Custodia el sistema operativo, aplicaciones y archivos del usuario.
5. Memoria Auxiliar	Muy Baja / Latencia Alta	Masiva	Dispositivos de respaldo externos, almacenamiento en red (NAS/SAN) o repositorios en la nube para copias a largo plazo.



Pirámide de la jerarquía de memoria

Regla fundamental de la jerarquía: Conforme un nivel se aproxima verticalmente a los registros de la CPU, se incrementa exponencialmente su velocidad de acceso y su coste económico por bit de hardware, disminuyendo en consonancia su capacidad de almacenamiento físico útil.

Direccionamiento de Memoria

El direccionamiento es el mecanismo lógico mediante el cual la CPU referencia y localiza de forma unívoca cada celda u posición elemental de memoria disponible, estructurada habitualmente a nivel de **byte**.

- **Arquitectura de 32 bits:** Dispone de un bus de direcciones capaz de indexar hasta 2^{32} combinaciones únicas, limitando la gestión nativa a un máximo de **4 GiB** (Gibibytes) de memoria RAM física.

- **Arquitectura de 64 bits:** Dispone teóricamente de capacidad para direccionar hasta 2^{64} posiciones individuales de memoria, lo que equivale analíticamente a **16 EiB** (Exbibytes), si bien los sistemas operativos e integradores reales restringen esta cota por ingeniería física de hardware.

Modos de Direccionamiento de Examen

- **Inmediato:** El valor del operando o dato se encuentra directamente codificado dentro de la propia instrucción binaria. No requiere ningún acceso o consulta a la memoria principal.

- **Directo (o Absoluto):** El campo de operación de la instrucción contiene de forma explícita la dirección de memoria física exacta donde reside el dato a procesar.

- **Indirecto:** El campo de la instrucción contiene una dirección de memoria, pero esta celda no contiene el dato, sino que apunta a una **segunda dirección de memoria** donde verdaderamente se encuentra almacenado el valor definitivo.

- **Relativo:** La dirección física final del dato se calcula mediante la suma algebraica de un desplazamiento (**offset**) a una dirección base de control (comúnmente la dirección actual contenida en el **Contador de Programa**). Es el modo estándar de computación para implementar saltos condicionales y bucles iterativos de código.

- **Mapeo de Periféricos (Memory-Mapped I/O):** Técnica de arquitectura donde se reservan ciertos rangos de direcciones del mapa de memoria para asignárselos directamente a los registros de control de los periféricos de entrada y salida (E/S). Esto permite a la CPU interactuar con el hardware externo utilizando las mismas instrucciones estándar de lectura y escritura de memoria.

Buses del Sistema

Un bus se define como una infraestructura de líneas conductoras (pistas de cobre o enlaces lógicos) utilizada para la transferencia de datos, direcciones y señales de control entre la CPU, la memoria principal y los periféricos de entrada y salida.

1. Bus de Datos:

- **Función:** Transporta los bits que representan la información real bajo procesamiento (datos aritméticos, caracteres, cadenas lógicas o instrucciones de código máquina).

- **Direccionalidad: Bidireccional.** Permite el intercambio de datos en ambos sentidos (lectura y escritura) entre los distintos subsistemas del hardware.

- **Métrica Clave:** El ancho del bus determina su rendimiento operativo. Un bus de 32 bits transmite 4 bytes de forma concurrente; un bus de 64 bits transmite 8 bytes simultáneamente.

2. Bus de Direcciones:

- **Función:** Transporta la dirección física de memoria o el puerto de E/S al que la CPU desea acceder para realizar una operación de lectura o escritura.

- **Direccionalidad: Unidireccional.** Las direcciones son generadas única y exclusivamente por la CPU (o controladores DMA) y se propagan hacia los decodificadores de la memoria y periféricos.

3. Bus de Control:

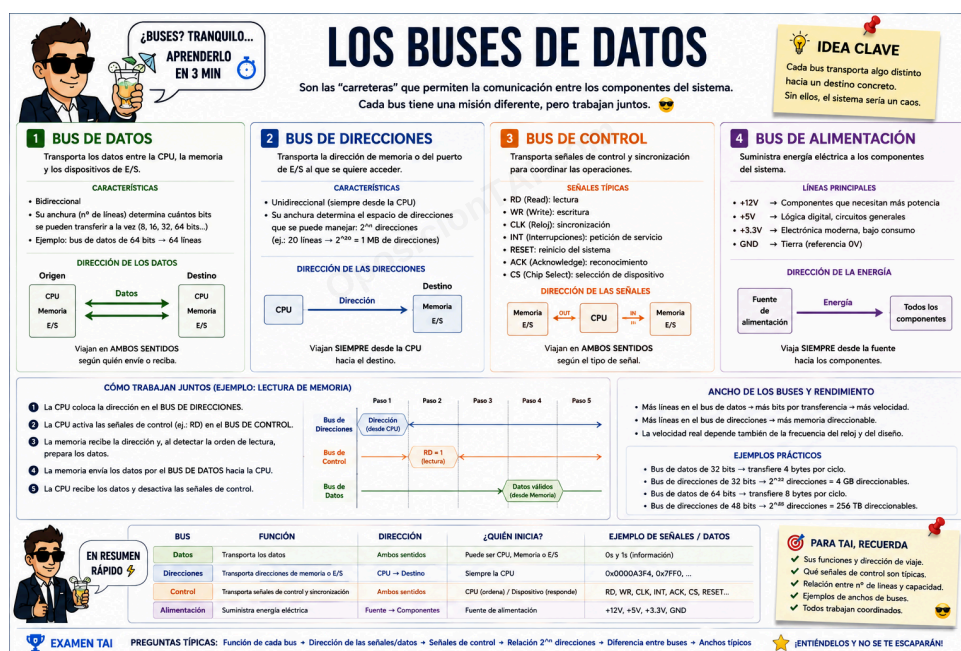
- **Función:** Conduce las señales de habilitación, temporización y estado generadas por la UC. Sincroniza las operaciones globales del sistema para evitar colisiones en los buses de datos.

- Señales Elementales de Examen:

- **READ / WRITE:** Determina la operación a realizar sobre el dispositivo indexado.

- **CLOCK:** Señal síncrona que marca los tiempos físicos de conmutación.

- **RESET:** Inicializa los registros del procesador y el hardware a su estado por defecto.



Ancho de Palabra (Word Width): Representa el número de bits nativos que el bus de datos puede conmutar en una única operación paralela. Si una CPU posee una arquitectura lógica de 32 bits pero el bus de datos físico es de 64 bits, la infraestructura puede transferir palabras completas optimizando el ancho de banda, aunque internamente la CPU requiera ciclos adicionales para fragmentar o procesar la información.

Placa Base (Motherboard)

La placa base es el circuito impreso principal (PCB) multicapa que actúa como el núcleo neurálgico e interconecta de forma eléctrica y lógica la totalidad de los componentes de hardware del sistema microinformático.

Elementos clave integrados en la PCB:

- **Zócalo de la CPU (Socket):** Matriz de conexiones mecánicas y eléctricas dedicada a fijar el microprocesador. Proporciona la interfaz de pines necesaria para la alimentación eléctrica regulada y la disipación térmica del chip.

- **Ranuras de Memoria (Bancos RAM):** Conectores destinados a albergar los módulos de memoria principal. Su configuración física determina si el hardware puede explotar arquitecturas multicanal, tales como **Dual-Channel** o **Quad-Channel**, duplicando o cuadruplicando el ancho de banda teórico al acceder simultáneamente a múltiples módulos.

- **Chipset:** Conjunto de circuitos integrados diseñados para gobernar el flujo de datos entre la CPU y los subsistemas periféricos.

- **Evolución:** Históricamente fragmentado en el **Northbridge** (puente norte: control de alta velocidad para RAM, CPU y ranuras gráficas AGP/PCIe) y **Southbridge** (puente sur: control de baja velocidad para buses de expansión PCI, almacenamiento e interfaces USB). En la actualidad, las funciones del puente norte se integran dentro de la propia oblea de la CPU, centralizando el chipset en un único chip controlador en la placa base.

- **Sistemas de Interconexión Principal:** Sustitutos tecnológicos del antiguo bus **FSB (Front Side Bus)**. Corresponden a enlaces de alta velocidad, punto a punto y de baja latencia tales como **Intel QPI (QuickPath Interconnect)** / **Intel DMI**, o **AMD Infinity Fabric**.

- **Ranuras de Expansión (Slots):** Zócalos normalizados para acoplar tarjetas controladoras adicionales. El estándar absoluto es **PCI Express (PCIe)**, caracterizado por su arquitectura de transferencia serie basada en carriles independientes de datos (x1, x4, x8, x16). Sus revisiones de ingeniería (PCIe 4.0, 5.0) duplican de forma secuencial el ancho de banda por carril.

- **Interfaces de Almacenamiento:** Conectores físicos que implementan los protocolos de enlace:

- **SATA (Serial ATA):** Para discos mecánicos y SSDs convencionales.

- **M.2:** Factor de forma compacto que permite la conexión directa de SSDs de alta velocidad utilizando líneas nativas del bus PCIe bajo el protocolo lógico **NVMe**.

Tarjetas de Expansión

Módulos de circuitos impresos secundarios que se insertan en los slots PCIe de la placa base con el fin de ampliar las capacidades del ordenador o integrar interfaces específicas.

- **Tarjetas Gráficas (GPU Dedicadas):** Tarjetas especializadas en el procesamiento masivo de datos vectoriales y matrices lógicas. Disponen de su propia memoria de acceso aleatorio (VRAM) y descargan a la CPU de las tareas de renderizado analítico, cálculo multimedia y simulación por computación paralela.

- **Tarjetas de Red (NIC):** Dispositivos que proporcionan la interfaz física de acceso a redes de datos de área local (LAN) o inalámbricas mediante estándares normativos de la industria (Ethernet, estándares IEEE 802.11 Wi-Fi).

Fuente de Alimentación (PSU - Power Supply Unit)

Componente de hardware encargado de realizar la **rectificación, transformación y regulación** eléctrica. Convierte la corriente alterna (AC) procedente de la red de distribución en tensiones continuas estables (DC) requeridas por los semiconductores del ordenador (típicamente raíles de **+3.3V, +5V y +12V**).

Especificaciones Técnicas y de Seguridad:

- **Potencia Nominal:** Expresada en Vatios (W), determina la capacidad de entrega de corriente máxima del dispositivo bajo carga de trabajo.

- **Certificación 80 PLUS:** Norma que audita la eficiencia energética de la fuente de alimentación, asegurando que al menos el 80% de la energía consumida de la red se transforme de forma efectiva en potencia útil continua, minimizando la disipación térmica. Escala de eficiencia: *White, Bronze, Silver, Gold, Platinum y Titanium*.

- Mecanismos Integrados de Protección Eléctrica:

- **OVP (Over Voltage Protection):** Protección contra sobretensiones.

- **OCP (Over Current Protection):** Protección contra sobrecorrientes.

- **UVP (Under Voltage Protection):** Protección contra caídas críticas de tensión.

- **SCP (Short Circuit Protection):** Protección contra cortocircuitos lógicos en la placa.

Periféricos de Entrada / Salida

Unidades de hardware que actúan como interfaces de acoplamiento entre el entorno físico de interacción del usuario (o procesos externos) y el núcleo digital del sistema informático.

- **Periféricos de Entrada:** Dispositivos que capturan estímulos externos, datos analógicos o pulsos mecánicos y los codifican en tramas binarias legibles para la CPU. *Ejemplos:* Teclado, ratón óptico, digitalizadores, micrófonos y escáneres.

- **Periféricos de Salida:** Transmutan las estructuras binarias ya procesadas por el sistema informático en señales físicas, ópticas o acústicas perceptibles por el ser humano. *Ejemplos:* Monitor, impresoras de impacto/inyección y altavoces.

- **Periféricos Bidireccionales (Entrada/Salida):** Dispositivos híbridos capaces de interactuar en ambos flujos de datos de forma síncrona o asíncrona. *Ejemplos:* Unidades de almacenamiento masivo externo (memorias USB, SSD portátiles), pantallas táctiles (capacitivas/resistivas) e interfaces de comunicación de red (módems, switches y routers).

Sistemas de Numeración y Algoritmos de Conversión

En la arquitectura de computadores y transmisión de datos, la información se representa mediante sistemas de numeración posicionales. Dominar los algoritmos de conversión entre bases es fundamental para comprender el funcionamiento del hardware, el direccionamiento de memoria y las redes.

1. Conversión de Decimal (Base 10) a cualquier Base (B)

Para transformar un número decimal a otra base B , se aplica un procedimiento diferenciado según se trate de la parte entera o de la parte fraccionaria.

A) Parte Entera — Algoritmo de Divisiones Sucesivas

Se divide la parte entera de forma iterativa entre la base de destino (B) hasta que el cociente sea 0. El número convertido se obtiene agrupando los residuos obtenidos de **abajo hacia arriba** (el último residuo es el Bit/Dígito Más Significativo, MSB).

• **Ejemplo:** Convertir 45_{10} a Binario ($B = 2$)

- $45 \div 2 = 22$
- $22 \div 2 = 11$
- $11 \div 2 = 5$
- $5 \div 2 = 2$
- $2 \div 2 = 1$
- $1 \div 2 = 0$

Residuo: **1** ← Bit menos significativo (LSB)

Residuo: **0**

Residuo: **1**

Residuo: **1**

Residuo: **0**

Residuo: **1** ← Bit más significativo (MSB)

Lectura de abajo a arriba (↑): $45_{10} = 101101_2$

B) Parte Fraccionaria — Algoritmo de Multiplicaciones Sucesivas

Se multiplica la fracción decimal de forma iterativa por la base destino (B). La parte entera resultante de cada producto constituye el dígito correspondiente en la nueva base, leyéndose de **arriba hacia abajo**. El proceso concluye cuando la parte fraccionaria es 0 o cuando se alcanza la precisión deseada.

• **Ejemplo:** Convertir 0.3125_{10} a Binario ($B = 2$)

- $0.3125 \times 2 = 0.6250$
- $0.6250 \times 2 = 1.2500$
- $0.2500 \times 2 = 0.5000$
- $0.5000 \times 2 = 1.0000$

Dígito: **0**

Dígito: **1** ← Se toma solo la fracción 0.25 para la siguiente iteración

Dígito: **0**

Dígito: **1** ← Fracción nula, fin del proceso

Lectura de arriba a abajo (↓): $0.3125_{10} = 0.0101_2$

2. Conversión a Decimal: Teorema Fundamental de la Numeración (TFN)

Cualquier número expresado en una base posicional B se puede evaluar en base decimal mediante el Teorema Fundamental de la Numeración. Este establece que el valor decimal equivale a la suma ponderada de sus dígitos multiplicados por la base elevada a la posición relativa respecto a la coma decimal:

$$N = \sum_i (d_i \times B^i)$$

Donde $i \geq 0$ para las posiciones de la parte entera (contadas de derecha a izquierda a partir de 0) e $i < 0$ para la parte fraccionaria (de izquierda a derecha comenzando en -1).

• Ejemplo Binario a Decimal (con fraccionaria):

$$\begin{aligned} 1011.101_2 &= (1 \times 2^3) + (0 \times 2^2) + (1 \times 2^1) + (1 \times 2^0) + (1 \times 2^{-1}) + (0 \times 2^{-2}) + (1 \times 2^{-3}) \\ &= 8 + 0 + 2 + 1 + 0.5 + 0 + 0.125 \\ &= 11.625_{10} \end{aligned}$$

• Ejemplo Octal (Base 8) a Decimal:

$$53_8 = (5 \times 8^1) + (3 \times 8^0) = 40 + 3 = 43_{10}$$

• Ejemplo Hexadecimal (Base 16) a Decimal:

$$2B_{16} = (2 \times 16^1) + (11 \times 16^0) = 32 + 11 = 43_{10}$$

3. Conversiones Directas por Agrupación Binaria (Octal y Hexadecimal)

Dado que las bases 8 (2^3) y 16 (2^4) son potencias exactas de 2, las conversiones entre ellas y el sistema binario se realizan de forma directa agrupando o expandiendo bits, tomando la coma decimal como referencia.

Sistema Octal (Tríadas de 3 bits)

- **Binario → Octal:** Se agrupan los bits de 3 en 3 hacia la izquierda y derecha de la coma.
- **Octal → Binario:** Cada dígito octal se expande en 3 bits.

Ejemplo: 1101110_2
[001]

[101]

Agrupando: [110]

Resultado: 156_8

Sistema Hexadecimal (Tétradas de 4 bits)

- **Binario → Hexadecimal:** Se agrupan los bits de 4 en 4 hacia la izquierda y derecha de la coma.
- **Hexadecimal → Binario:** Cada dígito hex se expande en 4 bits.

Ejemplo: 1101110_2
[0110]

Agrupando: [1110]

Resultado: $6E_{16}$

Nota técnica: Para realizar una conversión directa entre **Octal** y **Hexadecimal** (o viceversa), se utiliza siempre el sistema binario como canal intermedio ($156_8 \rightarrow 001101110_2 \rightarrow 6E_{16}$).

4. Tabla Homologada de Conversión Rápida

La siguiente tabla resume la equivalencia exacta de los primeros 16 valores en los cuatro sistemas de numeración principales:

Decimal (B10)	Binario (B2)	Hexadecimal (B16)	Octal (B8)
0	0000	0	0
1	0001	1	1
2	0010	2	2
3	0011	3	3
4	0100	4	4
5	0101	5	5
6	0110	6	6
7	0111	7	7
8	1000	8	10
9	1001	9	11
10	1010	A	12
11	1011	B	13
12	1100	C	14
13	1101	D	15
14	1110	E	16
15	1111	F	17